

(12) SOLICITUD INTERNACIONAL PUBLICADA EN VIRTUD DEL TRATADO DE COOPERACIÓN EN MATERIA DE PATENTES (PCT)

(19) Organización Mundial de la Propiedad Intelectual
Oficina internacional



(10) Número de Publicación Internacional
WO 2014/060631 A1

(43) Fecha de publicación internacional
24 de abril de 2014 (24.04.2014) **WIPO | PCT**

- (51) Clasificación Internacional de Patentes:
H03M 1/60 (2006.01) *G01K 7/22* (2006.01)
- (21) Número de la solicitud internacional:
PCT/ES2013/070720
- (22) Fecha de presentación internacional:
18 de octubre de 2013 (18.10.2013)
- (25) Idioma de presentación: español
- (26) Idioma de publicación: español
- (30) Datos relativos a la prioridad:
P201231603
18 de octubre de 2012 (18.10.2012) ES
- (71) Solicitante: **CONSEJO SUPERIOR DE INVESTIGACIONES CIENTÍFICAS (CSIC)** [ES/ES]; Serrano, 117, E-28006 Madrid (ES).
- (72) Inventores: **DELGADO RESTITUTO, Manuel**; Instituto de Microelectrónica de Sevilla (IMS-CNM), Avenida Américo Vespucio, s/n., Isla de la Cartuja, E-41092 Sevilla (ES). **RUIZ AMAYA, Jesús**; Instituto de Microelectrónica de Sevilla (IMS-CNM), Avenida Américo Vespucio, s/n., Isla de la Cartuja, E-41092 Sevilla (ES). **RODRÍGUEZ PÉREZ, Alberto**; Instituto de Microelectrónica de Sevilla (IMS-CNM), Avenida Américo Vespucio, s/n., Isla de la
- Cartuja, E-41092 Sevilla (ES). **RODRÍGUEZ RODRÍGUEZ, José Antonio**; Instituto de Microelectrónica de Sevilla (IMS-CNM), Avenida Américo Vespucio, s/n., Isla de la Cartuja, E-41092 Sevilla (ES). **MASUCH, Jens**; Instituto de Microelectrónica de Sevilla (IMS-CNM), Avenida Américo Vespucio, s/n., Isla de la Cartuja, E-41092 Sevilla (ES).
- (74) Mandatario: **UNGRIA LÓPEZ, Javier**; Avenida Ramón y Cajal, 78, E-28043 Madrid (ES).
- (81) Estados designados (a menos que se indique otra cosa, para toda clase de protección nacional admisible): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) Estados designados (a menos que se indique otra cosa, para toda clase de protección regional admisible): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), euroasiática (AM, AZ,

[Continúa en la página siguiente]

(54) Title: HIGH-PRECISION TEMPERATURE-TO-DIGITAL CONVERTER WITH LOW POWER CONSUMPTION

(54) Título : CONVERTIDOR TEMPERATURA-A-DIGITAL DE ALTA PRECISIÓN CON BAJO CONSUMO DE POTENCIA

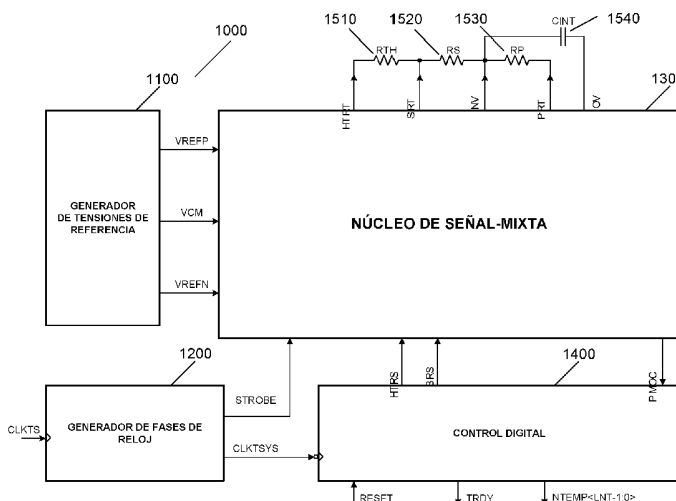


FIG. 1

1100 reference voltage generator
1200 clock phase generator
1300 mixed-signal core
1400 digital control

(57) Abstract: The invention relates to a high-precision temperature-to-digital converter with low power consumption. The power is obtained from wireless waves. The invention also relates to a method for measuring the temperature associated with the converter. The converter comprises a thermistor RTH (1510), the resistance of which depends on the temperature; a resistor RP (1530), a resistor RS (1520), and an integration capacitor CINT (1540) which are temperature invariable; and a reading and conversion circuit (1300) that measures the resistance of the thermistor and converts said value representative of the temperature into a digital code for subsequent processing. The method comprises four steps such that the resistance of the RTH thermistor is proportional to an expression dependent on the temperature NTEMP.

(57) Resumen: Se proporciona un convertidor de temperatura-a-digital de alta precisión con bajo consumo de potencia. La potencia es obtenida a partir de ondas inalámbricas. También se proporciona un método de medición de la temperatura asociado al convertidor. El convertidor comprende un termistor RTH (1510) cuya resistencia depende de la temperatura; un resistor RP (1530); un resistor RS (1520); un condensador de

[Continúa en la página siguiente]

BY, KG, KZ, RU, TJ, TM), europea (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publicada:

— *con informe de búsqueda internacional (Art. 21(3))*

integración CINT (1540), invariables con la temperatura; un circuito de lectura y conversión (1300) que mide la resistencia del termistor y convierte dicho valor representativo de la temperatura, en un código digital para su posterior procesado. El método comprende cuatro pasos tal que la resistencia del termistor RTH es proporcional a un término dependiente de la temperatura NTEMP.

DESCRIPCIÓN**CONVERTIDOR TEMPERATURA-A-DIGITAL DE ALTA PRECISIÓN CON BAJO CONSUMO DE POTENCIA****Objeto de la invención**

La presente invención divulga un convertidor temperatura-a-digital de alta precisión con bajo consumo de potencia de tal forma que el convertidor mide una temperatura mediante la cuantificación de parámetros físicos y convierte la medida realizada en un valor digital que refleja el valor de la temperatura medida.

La invención se enmarca dentro del sector de las tecnologías físicas y más, en concreto, en el ámbito de las tecnologías de la información y las comunicaciones en aplicaciones de bajo consumo y alta precisión. Una particular aplicación de la presente invención se encuentra en entornos clínicos.

La presente invención resuelve el problema técnico asociado con dispositivos de medición de temperatura que, debido a la propia naturaleza de los dispositivos de medición, precisan consumos bajos de potencia en su funcionamiento. Un ejemplo de estos tipos de dispositivos de bajo consumo, son los asociados con identificadores por radiofrecuencia "RFID" (de sus siglas en inglés "Radio Frequency IDentification"). Los dispositivos de tipo RFID utilizan las ondas receptoras de radiofrecuencia como fuente de alimentación en lugar de baterías.

Antecedentes de la invención

Uno de los sectores de la técnica de especial relevancia de la presente invención, aunque no el único, es la aplicación en entornos clínicos. Dentro de los entornos clínicos, la temperatura corporal es un indicativo esencial del estado de salud de un individuo, por lo

que la utilización de aparatos para su medición está no sólo extendida en recintos hospitalarios, sino también en entornos domésticos. Con vistas a reducir el grado de incomodidad derivados del uso de estos aparatos, las últimas propuestas para la monitorización de la temperatura corporal tienden al uso de tecnologías inalámbricas. En estos sistemas, un sensor convenientemente aislado frente a condiciones ambientales y en contacto directo con el individuo bajo monitorización mide la temperatura y transfiere el resultado de la medición a un instrumento lector localizado dentro de la cobertura de las comunicaciones a radio frecuencia. De este modo, la lectura de la medición se realiza a distancia sin reducir los niveles de movilidad o confort del individuo.

Con vistas a alargar el tiempo de vida útil del dispositivo sensor y favorecer su reutilización, es necesario el uso de técnicas de bajo consumo de potencia que además proporcionen una rápida lectura de la temperatura, sin perjuicio de la precisión necesaria en aplicaciones clínicas (aproximadamente $\pm 0.1^{\circ}\text{C}$ en un rango de $30\text{-}45^{\circ}\text{C}$). Estos requisitos son incluso más importantes en sistemas inalámbricos en los que los recursos energéticos no proceden de baterías sino que se generan a partir del procesamiento de variables del entorno, como ocurre en tecnologías RFID ("Radio Frequency IDentification") pasivas. En este caso, resulta además prioritario que las mediciones del sensor sean esencialmente inmunes a la influencia de los cambios en la tensión de alimentación.

Además, con el objetivo de reducir los costes de producción, resulta conveniente que el dispositivo no requiera ningún tipo de calibrado durante el proceso de fabricación ni ningún ajuste de componentes previo a cada medida. Ello obliga al empleo de estrategias de diseño que atenúen y/o cancelen los errores propios de la circuitería de adquisición y procesado de datos, de modo que la medición de temperatura de cuenta exclusivamente de la respuesta del sensor y no esté contaminada por las imperfecciones del circuito de lectura. En tal caso, la precisión y resolución de la medición vendrá dada

directamente por la tolerancia del dispositivo sensor.

Por último, es importante que el aparato para la medición de temperatura corporal tenga bajo factor de forma que se pueda adosar fácilmente al cuerpo, sin que haya necesidad de retirar el dispositivo tras cada medida. Esto no sólo redundaría en una mayor facilidad de uso y comodidad para el paciente, sino que, permite medidas rápidas y precisas sin necesidad de derivar valores predictivos (mayor incertidumbre en la medida y mayor consumo de potencia por la circuitería extra). Esto es así, porque el dispositivo sensor está en todo momento en contacto con el cuerpo y, por tanto, en régimen estacionario, por lo que no hace falta aplicar rutinas de extrapolación.

A lo largo de los años, se han propuesto numerosos métodos y aparatos para medir la temperatura corporal, desde el tradicional termómetro de mercurio hasta los más recientes dispositivos basados en tecnología de infrarrojos. Son, sin embargo, los convertidores temperatura-a-digital basados en termistores intercambiables, los que mejor se ajustan al paradigma de bajo coste e inocuidad en el uso. Estos convertidores se basan en última instancia en la cuantificación y digitalización de la diferencia entre las resistencias de un termistor y un resistor insensible a las variaciones con la temperatura. En unos casos dicha diferencia se transforma en un incremento de potencial que posteriormente se convierte a formato binario mediante un convertidor analógico-digital. Este tipo de convertidores se encuentran divulgados en el estado de la técnica en la Patente US-B2-7497615 "*Digital temperature sensor, and system and method for measuring temperature*", en la Patente US-A-4130019 "*Self-compensating thermocouple reading circuit*" o en la Patente US-A-4114442. "*Temperature monitoring system*". El procedimiento es similar al que se emplea en sensores semiconductores inteligentes en los que se compara una tensión PTAT (del inglés "Proportional to Absolute Temperature") con la salida, aproximadamente independiente de la temperatura, de un generador de tensiones de referencia. El procedimiento está descrito en la solicitud de Patente US-A1-

2012/0106589 "*Body temperature measuring system, data reading device, and driving control method thereof*" o en la Patente US-A-4448549 "*Temperature sensing device*". El problema de estas configuraciones es que las variaciones de tensión inducidas por los cambios de temperatura son pequeñas lo que exige convertidores de datos de altas prestaciones, usualmente con mecanismos de corrección de no-idealidades y calibrado, que aumentan el consumo del convertidor temperatura-a-digital. Alternativamente, los incrementos entre las resistencias del termistor y la referencia se miden en tiempo en lugar de en tensión, de forma que la variable representativa de la temperatura se expresa en función de frecuencias de oscilación o duraciones de pulsos eléctricos. Esta solución requiere el uso de osciladores controlados, como por ejemplo por anillos de inversores (ver estado de la técnica: Patente US-B2-6695475 "*Temperature sensing circuit and method*" o Patente US-A-4602871 "*Thermistor thermometer*"), osciladores de relajación (ver estado de la técnica: Patente US-A-5317520 "*Computerized remote resistance measurement system with fault detection*" o Patente US-A-4480312 "*Temperature sensor/controller system*") u osciladores RC (ver estado de la técnica: Patente US-B2-8025438 "*Electronic clinical thermometer, method of controlling the same, and control program*" o la Patente US-B2-7778791 "*Electronic clinical thermometer, method of controlling the same, and control program*"). La digitalización de la medida de temperatura, basada en recuentos digitales a partir de un reloj estable con la temperatura, es mucho más simple y eficiente que en los sistemas basados en la monitorización de diferencias de potencial. Sin embargo, la circuitería del propio oscilador es sensible y no-lineal frente a variaciones con la temperatura, por lo que es generalmente necesario proporcionar mecanismos de ajuste externos para lograr unos requisitos mínimos de precisión. Una tercera opción para la cuantificación de incrementos de temperatura trata de sumar las ventajas de las anteriores configuraciones, por un lado la simplicidad de la circuitería de lectura de los mecanismos basados en tensión y, por otro, la facilidad de digitalización en el caso de soluciones basadas en tiempo. La idea consiste en generar señales dinámicas que evolucionen de forma proporcional al valor de la

resistencia del termistor o de la referencia, de forma que la conversión de datos también se realice mediante recuentos digitales (ver estado de la técnica: solicitud de Patente US-A1-2011/0098966 "*Electronic clinical thermometer and operation control method*" o la Patente n° US-A-4270119 "*Dual slope system A-D converter*"). Desafortunadamente, las soluciones propuestas son muy sensibles a las variaciones de la tensión de alimentación del circuito de lectura y no cancelan completamente las no-idealidades del mismo por lo que la precisión alcanzada es limitada.

Por tanto, no hay en el estado de la técnica dispositivos convertidores temperatura-a-digital que, siendo de bajo consumo (micro-amperios), disponga de una suficiente precisión en la medida y de una suficiente inmunidad frente a imperfecciones de los componentes comprendidos en el dispositivo.

Descripción de la invención

Analizados los antecedentes de la invención, se plantea como problema técnico a resolver encontrar un dispositivo convertidor de temperatura-a-digital de alta precisión con bajo consumo de potencia e inmune a las imperfecciones de los componentes comprendidos en el dispositivo.

En el contexto de la presente invención, se considera bajo consumo de potencia al orden de magnitud del micro-amperio.

Para solventar el problema técnico planteado, la presente invención divulga un dispositivo convertidor o simplemente "convertidor" que comprende dos aspectos. El primer aspecto está asociado con los propios componentes del convertidor, y el segundo aspecto está asociado con un método particular para medir y digitalizar la temperatura en el convertidor anterior.

La presente invención divulga un convertidor cuyas principales ventajas frente al estado de la técnica son que:

- es capaz de medir la temperatura y transformar el valor medido en un valor digital en un intervalo corto de tiempo (pocos segundos);
- tiene un consumo de micro-amperios;
- tiene una alta precisión: error en la medida menor al 0.28%.

Para alcanzar las ventajas anteriormente descritas frente al estado de la técnica, la presente invención combina sinérgicamente ambos aspectos de la presente invención (dispositivo convertidor y método).

Como se ha indicado anteriormente, el primer aspecto de la invención está asociado con el convertidor de temperatura-a-digital de alta precisión con bajo consumo de potencia que comprende:

- un termistor RTH cuya resistencia depende de la temperatura;
- un conjunto de elementos discretos invariables con la temperatura que comprende:
 - o un resistor RP;
 - o un resistor RS;
 - o un condensador de integración CINT;
- un circuito de lectura y conversión que mide la resistencia del termistor y convierte dicho valor representativo de la temperatura, en un código digital para su posterior procesado;

tal que el resistor y el termistor RTH, por un lado, y el resistor RP, por otro, forman dos ramas de circuito que se conectan por un extremo a un nudo común y donde los tres terminales resultantes están conectados a otros tantos nudos del circuito de lectura y conversión.

El circuito de lectura y conversión de la temperatura anteriormente definido a su vez comprende:

- un generador de tensiones de referencia;
- un generador de fases de reloj;
- un control digital;
- un núcleo de procesado de señal mixta conectado con:
 - o el generador de tensiones de referencia que envía al núcleo de procesado de señal mixta una tensión en modo

- común "VCM", una tensión de referencia negativa "VREFN" y una tensión de referencia positiva "VREFP";
- o el generador de fases de reloj, el cual recibe una señal de reloj "CLKTS" y envía al núcleo de procesado de señal mixta una señal formada por trenes de pulsos de la misma frecuencia que la señal de reloj "CLKTS" recibida; además, el generador de fases de reloj está conectado con el control digital al cual envía una señal de reloj "CLKTSYS" idéntica a la señal de reloj "CLKTS" pero con un retraso de dos unidades de retraso;
 - o el control digital al cual envía una señal lógica "COMP" y del cual recibe una señal "SRTH" y una señal "SRB"; además, el control digital tiene una entrada RESET, una salida binaria TRDY y una salida NTEMP que representa la temperatura medida de forma digital.

El generador de tensiones de referencia comprendido en el circuito de lectura y conversión de la temperatura anteriormente descrito comprende:

- un generador de tensión que proporciona un voltaje estable "VBG", insensible con la temperatura y conectado con un raíl de alimentación negativa "VSSA" y un raíl de alimentación positiva "VDDA";
- un divisor resistivo que a su vez comprende tres resistencias insensibles frente a temperatura;
- tres seguidores de tensión que obtienen la tensión de referencia positiva "VREFP", la tensión en modo común "VCM" y la tensión de referencia negativa "VREFN" a partir de las tensiones en los nudos intermedios de la escalera de resistencias "VTP", "VTM" y "VTN", respectivamente; y una red capacitiva formada por los condensadores conectados, respectivamente, entre las salidas de los tres seguidores de tensión y el raíl de alimentación negativa "VSSA".

El núcleo de procesado de señal mixta comprendido en el circuito de

lectura y conversión de la temperatura anteriormente descrito comprende:

- un amplificador operacional;
- un comparador conectado a la salida del amplificador operacional;
- un conjunto de dos inversores lógicos que proporcionan dos señales negativas "SRTHN" y "SRBN" de las señales de control "SRTH" y "SRB", respectivamente;
- un primer conjunto de llaves analógicas;
- un segundo conjunto de llaves analógicas;

donde la resistencia de cada una de las llaves analógicas es varios órdenes de magnitud inferior a las resistencias del termistor RTH, del resistor RP y del resistor RS.

El amplificador operacional, junto con las ramas resistivas (termistor RTH, resistor RP, resistor RS) y el condensador de integración CINT (conectado externamente entre los nudos VN y VO) forman un integrador Miller de doble entrada (los terminales de las ramas resistivas no conectados entre sí) capaz de generar señales analógicas triangulares mediante el adecuado control de las señales lógicas generadas en el circuito de control digital. A tal fin, los conjuntos de llaves analógicas conectan de forma complementaria los terminales del integrador Miller a una u otra tensión de referencia de las proporcionadas por el circuito generador. Todos los elementos activos del convertidor se pueden implementar de forma que sean virtualmente inmunes a las variaciones de la tensión de alimentación (alto PSRR del inglés "Power Supply Rejection Ratio") de forma que el conjunto resulta apropiado en aplicaciones en donde los recursos energéticos pueden ser potencialmente inestables.

El otro aspecto de la invención es el método para medir y digitalizar la resistencia del termistor RTH comprendido en el convertidor temperatura-a-digital de alta precisión con bajo consumo de potencia definido anteriormente, donde el método comprende las siguientes cuatro etapas que se suceden consecutivamente:

- una primera etapa, denominada de AUTO-CERO 1, en donde se

descarga el condensador de integración de forma que la tensión de salida del amplificador operacional toma el valor de modo común, VCM;

- una segunda etapa, denominada de AUTO-CALIBRADO, en donde se cortocircuita el termistor externo y se generan dos rampas a la salida del amplificador operacional, una positiva y otra negativa; la primera rampa tiene una duración fija de N1 ciclos de reloj con frecuencia FTS y se obtiene conectando la rama del resistor RP a una tensión VREFP y la rama del resistor RS a una tensión VREFN; la segunda rampa se genera conectando la rama del resistor RP a un nudo de tierra virtual y la rama del resistor RS a una tensión VREFP y concluye cuando el comparador detecta que la salida del amplificador operacional es inferior a la tensión de modo común; la duración de esta segunda rampa se monitoriza mediante un contador que determina el número de ciclos de reloj, N2AU, contenido en dicho intervalo, una vez concluida la etapa de auto-calibrado, el valor N2AU se guarda en una dirección del registro digital;
- una tercera etapa, denominada de AUTO-CERO 2, en donde se descarga el condensador de integración de forma que la tensión de salida del amplificador operacional toma el valor de modo común, VCM; y,
- una cuarta etapa, denominada etapa de MEDIDA, en donde se repite la etapa de AUTO-CALIBRADO, sólo que, en este caso, el termistor RTH no está cortocircuitado y la duración de la segunda rampa durante la etapa de medida se monitoriza mediante un contador que determina el número de ciclos de reloj, N2TH, contenido en dicho intervalo; una vez concluida la etapa de medida, el valor N2TH se guarda en otra dirección del registro digital;

de acuerdo con este procedimiento, la resistencia del termistor RTH es proporcional al término dependiente de la temperatura $NTEMP = (N2AU - N2TH)$ donde dicho término se calcula mediante un sumador binario a partir de los valores almacenados en las dos direcciones del registro digital.

De acuerdo con el método para derivar un valor representativo de la

resistencia de un termistor conforme a la presente invención, el impacto de las imperfecciones de la circuitería analógica incluida en el circuito activo vinculado al convertidor temperatura-a-digital es nulo en primera aproximación dado que tanto la etapa de auto-calibración como de medición siguen el mismo protocolo de funcionamiento y las componentes no-ideales de los términos N2AU y N2TH se cancelan cuando se calcula el valor incremental. De este modo, si el valor de N1 y la frecuencia de operación del convertidor son lo suficientemente altas (para reducir el error de cuantización inherente al recuento digital), la precisión en la medida de la temperatura en un tiempo de lectura determinado viene básicamente dada por la tolerancia del termistor. Por tanto, no hay necesidad de calibración durante la fase de calibración del dispositivo.

Breve descripción de las figuras.

La figura 1 representa un diagrama de bloques del convertidor temperatura-a-digital según una forma de realización de la presente invención. Según esta realización, el convertidor temperatura-a-digital comprende un bloque "GENERADOR DE TENSIONES DE REFERENCIA", un "GENERADOR DE FASES DE RELOJ", un bloque "NÚCLEO DE SEÑAL-MIXTA" y un "CONTROL DIGITAL".

La figura 2 representa un diagrama de bloques del generador de tensiones de referencia según una realización de la presente invención que comprende un generador de tensión estable frente a temperatura, un divisor resistivo, tres seguidores de tensión y un conjunto de condensadores.

La figura 3 muestra un diagrama temporal de las señales de entrada/salida implicadas en el bloque de generación de fases de reloj según una realización de la presente invención.

La figura 4 muestra una forma de realización del circuito que implementa el bloque "GENERADOR DE FASES DE RELOJ".

La figura 5 representa el diagrama de bloques del núcleo de procesamiento de señal mixta "NÚCLEO DE SEÑAL-MIXTA" según una forma de realización de la invención, que comprende una estructura de llaves analógicas, un amplificador de transconductancia "OTA", un comparador "COMP" y lógica de control.

La figura 6 muestra un diagrama temporal de las principales señales involucradas en el núcleo de procesamiento de señal mixta "NÚCLEO DE SEÑAL-MIXTA" durante el proceso de medida del convertidor temperatura-a-digital (método para medir y digitalizar la resistencia del termistor RTH) según una forma de realización de la presente invención.

La figura 7 representa el diagrama de bloques del circuito de control digital "CONTROL DIGITAL" según una forma de realización de la presente invención.

Descripción de un ejemplo de realización de la invención

A continuación se realiza una descripción de una forma de realización de la invención basada en las referencias utilizadas en las figuras anexas.

La figura 1 representa el diagrama de bloques del convertidor temperatura-a-digital 1000 según una realización de la presente invención. Dicho convertidor 1000 comprende, como elementos activos, un generador de tensiones de referencia 1100, un generador de fases de reloj 1200, un núcleo de procesado de señal mixta 1300 y un bloque de control digital 1400. Los bloques analógicos 1100 y 1300 emplean corrientes de polarización que se sintetizan preferentemente a partir de una celda de corriente insensible frente a la temperatura con curvatura compensada y que se distribuye tantas veces como sea necesaria usando espejos de corriente.

En una configuración preferente de la presente invención, los bloques activos 1100-1400 están integrados en un único microchip fabricado

sobre un sustrato que se elige de entre: silicio, silicio sobre aislante, silicio-germanio, fosfuro de indio y arseniuro de galio. Preferentemente, con vistas a reducir el coste de fabricación del dispositivo, se usa sustrato de silicio.

Además de los bloques activos 1100-1400, el convertidor temperatura-a-digital 1000 comprende varios elementos pasivos. En concreto, dispone de un termistor 1510, cuya resistencia RTH depende con la temperatura y un conjunto de dispositivos de referencia con valores virtualmente invariables con la temperatura formado por un resistor 1520 con resistencia RS, un resistor 1530 con resistencia RP y un condensador de integración 1540 con capacidad CINT. El termistor 1510 y los resistores RS 1520 y RP 1530 satisfacen la condición $RS+RTH < RP$, en todo el rango de variación de temperaturas para el que se diseña el convertidor temperatura-a-digital 1000.

En una realización de la presente invención, las entradas al convertidor temperatura-a-digital 1000 son RESET y CLKTS. La señal RESET es una señal escalón empleada para iniciar el proceso de medida del convertidor temperatura-a-digital 1000 y para llevar los medios digitales de control 1400 a sus valores por defecto. De acuerdo con una posible implementación, el comienzo del proceso de medida se produce con el flanco ascendente de la señal RESET, mientras el reinicio de la lógica de control 1400 se produce con el flanco descendente de la señal RESET. El tiempo mínimo en que la señal RESET debe permanecer con valor de '0' lógico para reiniciar el estado de la lógica digital 1400 es de un ciclo del reloj de referencia CLKTS. Dicha señal CLKTS es un tren de pulsos periódicos con frecuencia conocida FTS, que se utiliza para la generación de las señales lógicas de control y para secuenciar el funcionamiento del bloque digital 1400.

La salida del convertidor temperatura-a-digital 1000 viene dada por dos señales que son TRDY y NTEMP< LNT-1:0>. La primera, TRDY, es una señal de control que se activa cuando los datos relativos a la medición de la temperatura corporal están disponibles y se desactiva

cuando comienza un nuevo ciclo de medición. De acuerdo con ello, la señal TRDY permanece en el estado lógico '0' tras el reinicio del sistema y toma el valor lógico '1' cuando concluye el proceso de medida. La segunda, NTEMP<LNT-1:0>, es una representación digital serie de un número LNT de bits representativos de la medida en temperatura, de acuerdo con la presente invención. Adicionalmente, el convertidor temperatura-a-digital 1000 proporciona los terminales TRTH, TRS, VN, TRP y VO para la conexión de los dispositivos discretos 1510, 1520, 1530 y 1540 tal y como muestra la figura 1.

Cada uno de los bloques incluidos en la figura 1 se describe en detalle a continuación.

El generador de tensiones de referencia 1100 del convertidor temperatura-a-digital 1000 se encarga de proporcionar tensiones estables y reguladas al núcleo analógico 1300, a partir de raíles de alimentación estables, VDDA y VSSA. El bloque 1100 proporciona tres tensiones de salida, VCM, VREFN y VREFP. La primera (VCM) es el modo común del circuito, y las restantes (VREFN y VREFP) son tensiones de referencia negativa y positiva desplazadas por debajo y por encima del valor de modo común, respectivamente. En una posible realización, la tensión de modo común está nominalmente a mitad de los raíles de alimentación, esto es, $VCM = (VDDA+VSSA)/2$, y el incremento de tensión ΔV se toma como $\Delta V = VCM/4$, aunque la presente invención no se limita a estos valores concretos de tensión.

La figura 2 muestra el diagrama de bloques interno de una realización particular del generador de tensiones de referencias 1100 y comprende preferentemente un bloque 1110 que proporciona una tensión estable VBG insensible con la temperatura, un divisor resistivo 1120, dispuesto entre los terminales VBG y VSSA, formado por tres resistencias insensibles con la temperatura 1121, 1122 y 1123 en cuyos nudos intermedios se generan los valores de tensión escalados VTP, VTM y VTN; tres seguidores de tensión 1130, 1140 y 1150, que obtienen las tensiones VREFP, VCM y VREFN a partir de las tensiones en los nudos intermedios de la escalera de resistencias, VTP, VTM y

VTN, respectivamente; y una red capacitiva 1160 formada por los condensadores 1161, 1162 y 1163 conectados, respectivamente, entre las salidas de los seguidores de tensión 1130, 1140 y 1150 y el raíl de alimentación negativa VSSA. Los seguidores 1130, 1140 y 1150 se emplean para estabilizar las tensiones de salida del generador de referencia frente a variaciones en las condiciones de carga. Los condensadores 1161, 1162 y 1163 se emplean para aumentar las constantes de tiempo de variación de los nudos correspondientes y disminuir las contribuciones de ruido térmico en las tensiones de salida VREFP, VCM y VREFN.

La figura 3 muestra el diagrama temporal 1201 de las señales implicadas en el generador de fases de reloj 1200. El generador de fases de reloj 1200 recibe como entrada la señal CLKTS y produce dos salidas, CLKTSYS y STROBE. La primera, CLKTSYS, es una copia de la señal de entrada CLKTS retrasada por dos unidades de retraso, cada una de duración DEL. La segunda, STROBE, es un tren de pulsos periódicos con la misma frecuencia que la señal de entrada CLKTS. Los flancos de subida de las señales STROBE y CLKTS están alineados pero, en el caso de la señal STROBE, la duración del estado '1' es de tan sólo una unidad de retraso, DEL. La duración DEL de la unidad de retraso es típicamente del orden de nanosegundos y, por tanto, muy inferior a la duración de un semiperiodo de la señal CLKTS.

La figura 4 muestra el diagrama de bloques de una posible realización del generador de fases de reloj 1200. Las cadenas de seguidores digitales 1210 y 1220 introducen cada una de ellas un retraso DEL en la propagación de sus respectivas señales de entrada. Consecuentemente, la señal CLKTSYS acumula un retraso con respecto a la señal CLKTS. Por otro lado, el inversor 1240 junto con la puerta NAND 1230 cuyas entradas son, por un lado, la señal CLKTS y, por otro, la salida de la cadena de buffers 1210, generan la señal STROBE con las características temporales antes indicadas en la figura 3. El retraso provocado por la concatenación de la puerta NAND 1230 y el inversor 1240 es muy inferior al retraso DEL generado por las cadenas de seguidores digitales 1210 o 1220. Todas las puertas lógicas

incluidas en el generador de fase de reloj usan raíles de alimentación digitales, VDDD y VSSD.

El núcleo de procesamiento de señal-mixta 1300 del convertidor temperatura-a-digital 1000 genera una única salida lógica COMP que se transfiere al bloque de control digital 1400 y tiene como entradas las tensiones de referencia VREFP, VREFN y VCM obtenidas en el generador de tensiones de referencia 1100; un conjunto de dos señales lógicas SRTH y SRB procedentes del bloque de control digital 1400; y una señal lógica STROBE proporcionada por el generador de fases de reloj 1200. Adicionalmente, el núcleo 1300 dispone de los terminales TRTH, TRS, VN, TRP y VO para la conexión de los dispositivos discretos 1510, 1520, 1530 y 1540, tal como muestra la figura 1. Salvo que se indique explícitamente lo contrario, todos los elementos de circuito incluidos en el núcleo de procesamiento de señal-mixta 1300 emplean raíles de alimentación analógicos, VDDA y VSSA.

De acuerdo con la presente invención, el objetivo del núcleo de procesamiento de señal-mixta 1300 es realizar una transformación resistencia-a-tiempo de manera que la diferencia entre las resistencias del termistor 1510 y el resistor lineal 1530 se cuantifique mediante intervalos temporales cuya duración depende del valor de dichas resistencias. Puesto que la resistencia RTH del termistor 1510 depende con la temperatura mientras la resistencia RP del resistor 1530 es virtualmente invariable con la temperatura, la medida realizada en este bloque refleja de forma indirecta la temperatura a la que está expuesto el termistor 1510.

La figura 5 muestra el diagrama de bloques de una posible realización del núcleo de procesamiento de señal-mixta 1300 del convertidor temperatura-a-digital 1000 que comprende un amplificador operacional de transconductancia 1370, un comparador 1380 conectado a la salida VO del amplificador 1370 y un conjunto de dos inversores lógicos 1390 para obtener las señales negadas SRTHN y SRBN de las señales de control SRTH y SRB, respectivamente. Los inversores 1390 emplean raíles de alimentación digitales, VDDD y VSSD. El comparador 1380

detecta el signo de la diferencia de tensiones VO-VCM en los instantes definidos por la señal STROBE proporcionada por el generador de fases de reloj 1200. El terminal no-inversor del amplificador 1370 está conectado a la tensión de modo común VCM generada por el generador de tensiones de referencia 1100. El terminal inversor VN del amplificador 1370 está conectado al nudo común de dos ramas resistivas. Dichas ramas resistivas son reconfigurables de manera que se puede controlar tanto el valor de sus respectivas resistencias como el valor de las tensiones aplicadas en los nudos no conectados al terminal no-inversor del amplificador 1370. Una primera rama resistiva comprende las llaves analógicas 1310, 1320, 1330 y 1340, controladas por las señales lógicas SRB, SRTH, SRBN y SRTHN, respectivamente; el termistor 1510 (conectado entre los nudos TRTH y TRS); y el resistor serie 1520 (conectado entre los nudos TRS y VN). Una segunda rama comprende las llaves analógicas 1350 y 1360, controladas por las señales lógicas SRB y SRBN, respectivamente; y el resistor paralelo 1530 (conectado entre los nudos TRP y VN). La resistencia en ON de las llaves analógicas incluidas en el núcleo de procesamiento de señal-mixta 1300 es en todos los casos varios órdenes de magnitud inferior a las resistencias de los componentes discretos 1510, 1520 y 1530.

El amplificador operacional 1370, junto con las ramas resistivas y el condensador 1540 (conectado externamente entre los nudos VN y VO) forman un integrador Miller de doble entrada (los terminales de las ramas resistivas no conectados entre sí) capaz de generar señales analógicas triangulares mediante el adecuado control de las señales lógicas generadas en el circuito de control digital 1400.

La operación del núcleo de procesamiento de señal-mixta 1300 se divide en cuatro fases, denominadas AUTO-CERO 1, AUTO-CALIBRADO, AUTO-CERO 2 Y MEDIDA, que se ejemplifican en el diagrama temporal 1301 de la figura 6.

En una primera fase, denominada fase de AUTO-CERO 1, la señal lógica SRTH está en nivel alto '1', la llave analógica 1320 está cerrada

mientras la 1340 está abierta, y el termistor 1510 está aislado del resto de la circuitería. Dependiendo del valor de la tensión VO a la salida del amplificador 1370, la señal de control SRB puede tomar uno u otro valor lógico. En un primer caso el signo de VO-VCM es positivo, la salida del comparador 1380 toma el valor '1', y el bloque de control digital 1400 hace que la señal de control SRB tome el valor '1' con lo que las llaves 1310 y 1350 están cerradas mientras las llaves 1330 y 1360 están abiertas. En esta configuración de primer caso, el resistor paralelo 1530 está cortocircuitado y el resistor serie 1520 está conectado a la tensión de referencia positiva VREFF. El diagrama temporal de la figura 6 ilustra el estado de las señales en este primer caso. En un segundo caso el signo de VO-VCM es negativo, la salida del comparador 1380 toma el valor '0', y el bloque de control digital 1400 hace que la señal de control SRB tome el valor '0' con lo que las llaves 1310 y 1350 están abiertas mientras las llaves 1330 y 1360 están cerradas. En esta configuración de segundo caso, el resistor paralelo 1530 está conectado a la tensión de referencia positiva VREFF mientras el resistor serie 1520 está conectado a la tensión de referencia negativa VREFN. En cualquiera de los dos casos, la tensión de salida VO del amplificador 1370 evoluciona hacia el valor de la tensión de modo común VCM, de tal manera que se reduce el valor absoluto de la diferencia VO-VCM hasta que se anula. La fase de AUTO-CERO 1 concluye cuando la salida del comparador 1380 cambia de estado.

En una segunda fase, denominada fase de AUTO-CALIBRADO, la señal lógica SRTH está en nivel alto '1', la llave analógica 1320 está cerrada mientras la 1340 está abierta, y el termistor 1510 está aislado del resto de la circuitería. La fase de AUTO-CALIBRADO se divide en dos etapas. En una primera etapa, la señal de control SRB toma el valor '0' de forma que la salida VO del amplificador 1370 crece linealmente con el tiempo. El bloque de control digital 1400 mantiene la señal SRB en el estado '0' durante un espacio de tiempo correspondiente a N1 ciclos del reloj CLKTSYS, proporcionado por el generador de fases de reloj 1200. El condensador de integración 1540 con capacidad CINT se ha de elegir de tal modo que al cabo de los N1

ciclos, la tensión VO no supere el rango de salida de salida del amplificador 1370. Los medios y procedimientos para realizar esta acción se detallarán más adelante. En una segunda etapa de la fase de AUTO-CALIBRADO, la señal de control SRB toma el valor '1' de forma que la salida VO del amplificador 1370 decrece linealmente con el tiempo. Esta configuración se mantiene hasta que el comparador 1380 detecta que el signo de VO-VCM es negativo, momento en que la fase de AUTO-CALIBRADO concluye. El tiempo transcurrido durante esta segunda etapa es medido en el bloque de control digital 1400 como el número de ciclos completos de reloj CLKTSYS, N2AU<LNT-1:0>, contados desde que la señal de control SRB toma el valor '1' hasta que la salida del comparador 380 toma el valor '0'. La variable LNT representa la longitud de la palabra digital N2AU y, en una realización preferente, $N1 = 2^{LNT}$. Los medios y procedimientos para realizar esta operación se describirán después.

En una tercera fase, denominada fase de AUTO-CERO 2, se repiten los mismos procedimientos previamente descritos para la fase de AUTO-CERO 1. Esta fase tiene como cometido fijar la tensión de salida VO del amplificador 1370 al valor de la tensión de modo común VCM antes de comenzar la fase de MEDIDA (cuarta fase en la operación del núcleo de procesamiento de señal-mixta 1300). Hay que tener en cuenta que el comparador 1380 opera en instantes discretos de tiempo de acuerdo con los pulsos contenidos en el tren periódico STROBE. Dado que es improbable que la detección del cambio de signo de la diferencia VO-VCM, realizada al final de la fase de AUTO-CALIBRADO, coincida exactamente con un pulso de la señal STROBE, resulta necesaria una segunda fase de auto-cero que permita igualar los estados iniciales del sistema en las fases de AUTO-CALIBRADO y de MEDIDA.

En una cuarta y última fase, denominada fase de MEDIDA, la señal lógica SRTH está en nivel alto '0', la llave analógica 1320 está abierta mientras la 1340 está cerrada, y el termistor 1510 está conectado en serie con el resistor 1520. Salvo por este cambio, los procedimientos empleados en la fase de MEDIDA son idénticos a los empleados en la fase de AUTO-CALIBRADO. En correspondencia, el número

de ciclos completos de reloj CLKTSYS contados en el bloque de control digital 1400 durante la segunda etapa de la fase de MEDIDA es N2TH<LNT-1:0>. La longitud de la palabra digital N2TH es idéntica a la empleada por la palabra N2AU, esto es, LNT.

De acuerdo con la presente invención, el bloque de control digital 1400 del convertidor temperatura-a-digital 1000 recibe como señales de entrada CLKTSYS, RESET y COMP; y genera las señales de salida, SRTH, SRB, TRDY y NTEMP<LNT-1:0>. La señal CLKTSYS temporiza la secuencia de operaciones del bloque de control digital 1400 y sincroniza el estado de las puertas digitales con sus flancos de bajada. La señal RESET reinicia el estado del bloque de control digital 1400 antes de iniciar el proceso de medida. La señal COMP es la salida del comparador 1380 y se usa como señal de control para la activación o desactivación de las señales SRTH y SRB de acuerdo al procedimiento descrito en relación a la figura 6. La señal TRDY indica cuando ha concluido el proceso de medida en cuyo caso toma el valor lógico '1'; por defecto está en '0' lógico. Finalmente, NTEMP es el valor representativo de la temperatura medido por el convertidor temperatura-a-digital 1000. Todos los elementos de circuito incluidos en el bloque de control digital usan railes de alimentación digitales, VDDD y VSSD.

La figura 7 muestra una posible implementación de la lógica de control digital 400 que comprende un bloque de control 1410, un contador binario 1420 y un sumador combinacional 1430. En una realización particular, el bloque de control 1410 se activa con los flancos de bajada del reloj CLKTSYS y lleva a cabo cuatro operaciones básicas: primero, monitoriza el estado de la señal COMP y de acuerdo con su valor, activa o desactiva las señales SRTH y SRB tal y como se detalló en relación a la figura 6; segundo, gestiona el control del contador 1420 para poder determinar el número de ciclos transcurridos durante la generación de las rampas de subida y bajada del integrador Miller de la figura 5; tercero, almacena los números de ciclos transcurridos durante la fase de AUTO-CALIBRADO, N2AU<LNT-1:0>, y la fase de MEDIDA N2TH<LNT-1:0>; y cuarto, fija la señal TRDY a valor

lógico '1' cuando el proceso de medida concluye. En una realización particular, el bloque de control 1410 usa el flanco de bajada de la señal de entrada RESET para reiniciar las puertas lógicas a su valor por defecto, y el flanco de subida de dicha señal para establecer el inicio del proceso de medida. En una realización particular, el contador 1420 es un contador síncrono de LNT bits activo por flancos de subida del reloj CLKTSYS. El contador 1420 tiene por entradas las señales CLKTSYS, RESET, ENABLE y CLR y genera como salida la palabra digital $C\langle LNT-1:0 \rangle$ que da cuenta del número de ciclos de reloj transcurridos mientras el contador está activo. Cuando concluye la operación del contador 1420, la palabra $C\langle LNT-1:0 \rangle$ se transfiere a alguno de los registros digitales disponibles en el bloque de control 1410 para su posterior procesado. En una configuración particular, la señal RESET a nivel bajo, o la señal CLR a nivel alto, reinician el contador 1420. La señal ENABLE a nivel alto, activa la operación del contador 1420 y a nivel bajo, la desactiva. En una configuración particular, durante las rampas de subida de la señal VO en las fases de AUTO-CALIBRADO y MEDIDA del núcleo de procesamiento de señal-mixta 1300, el contador 1420 está habilitado durante $N1 = 2^{LNT}$ ciclos del reloj CLKTSYS, esto es, durante un periodo completo del contador. Durante las rampas de bajada de la señal VO, la palabra digital $C\langle LNT-1:0 \rangle$ toma el valor final $N2AU\langle LNT-1:0 \rangle$, en la fase de AUTO-CALIBRADO, y el valor final $N2TH\langle LNT-1:0 \rangle$, en la fase de MEDIDA. El bloque 1430 es un sumador combinacional que obtiene la diferencia entre los valores $N2AU\langle LNT-1:0 \rangle$ y $N2TH\langle LNT-1:0 \rangle$ y proporciona la salida del bloque digital 1400, $NTEMP\langle LNT-1:0 \rangle$, esto es,

$$NTEMP = N2AU - N2TH \quad (1)$$

La palabra digital NTEMP es, de hecho, el valor representativo de la temperatura medido por el convertidor temperatura-a-digital 1000. Se puede comprobar analíticamente que el valor de la resistencia del termistor 1510 se puede aproximar por un valor RTH_A que está relacionado, en primera aproximación, con el valor de NTEMP por la ecuación:

$$RTH_A = \frac{NTEMP}{N1} \cdot RP \quad (2)$$

y puesto que los valores de RP y N1 no dependen con la temperatura, cualquier variación de la resistencia del termistor 1510 se refleja íntegramente en el valor de NTEMP. Más aún, los valores de RP y N1 son esencialmente invariables y, por tanto, característicos del convertidor temperatura-a-digital, de acuerdo con la presente invención. Por tanto, NTEMP determina unívocamente el valor aproximado RTH_A de la resistencia del termistor 1510.

El error relativo ERR_RTH cometido en la aproximación (2) como consecuencia de la discretización temporal en el proceso de medida realizado por el convertidor temperatura-a-digital 1000 viene dado por la expresión:

$$ERR_RTH = \frac{RP}{N1 \cdot RTH} \quad (3)$$

del reloj CLKTSYS usados en la medida de la temperatura. En la práctica, dicho número de ciclos se ha de escoger de forma que el error de discretización sea despreciable frente a las tolerancias habituales en termistores.

Es relevante resaltar que el impacto de las imperfecciones de la circuitería analógica incluida en el núcleo de procesamiento de señal-mixta 1300 sobre el valor de NTEMP es prácticamente despreciable para valores convencionales de los parámetros implicados dado que tanto la fase de AUTO-CALIBRADO como de MEDIDA parten de las mismas condiciones iniciales y siguen el mismo protocolo de funcionamiento y, por tanto, las componentes no-ideales de los términos N2AU y N2TH (por efecto de la tensión de offset o la precisión finita de los componentes resistivos) se cancelan cuando se calcula el valor incremental, NTEMP. De este modo, si la frecuencia de operación del convertidor y la longitud del contador digital 1420 son lo suficientemente altas (para reducir el error de cuantización

inherente al recuento digital), la precisión en la medida de la temperatura en un tiempo de lectura determinado viene básicamente dada por la tolerancia del termistor el cual, mediante técnicas apropiadas de calibración, puede alcanzar precisiones del orden de $\pm 0.01^{\circ}\text{C}$ en el rango de 0 a 70°C .

En una de realización particular de la presente invención, el convertidor temperatura-a-digital se usa con fines clínicos para medir la temperatura corporal de pacientes. El convertidor emplea un termistor intercambiable en contacto directo con la piel del individuo y alcanza una precisión de aproximadamente $\pm 0.1^{\circ}\text{C}$ (limitada por la tolerancia del termistor) en un rango de temperaturas de $30\text{-}45^{\circ}\text{C}$. El circuito activo de lectura y conversión puede operar con tensiones de alimentación de entono a 1V y, para una frecuencia de operación FTS de alrededor de 3-4kHz, obtiene un consumo de alrededor de 4 microwatios. El tiempo empleado por el dispositivo para la medición y conversión de la temperatura corporal es del mismo orden de magnitud que los termómetros clínicos basados en detección de infrarrojos (del orden de segundos), sin embargo, aspectos tales como el coste de implementación, consumo de corriente o factor de forma son muy inferiores en este ejemplo de realización de la presente invención.

En el contexto de la presente invención, los términos "aproximadamente" o "del orden de" deben entenderse como indicando valores muy próximos a los que dicho término acompañe. El experto en la técnica entenderá que una pequeña desviación de los valores indicados, dentro de unos términos razonables, es inevitable debido a imprecisiones de medida, etc.

A lo largo de esta especificación, el término "comprende" y sus derivados no debe interpretarse en un sentido excluyente o limitativo, es decir, no debe interpretarse en el sentido de excluir la posibilidad de que el elemento o concepto al que se refiere incluya elementos o etapas adicionales.

REIVINDICACIONES

1.- Convertidor de temperatura-a-digital (1000) de alta precisión con bajo consumo de potencia caracterizado porque comprende:

- un termistor RTH (1510) cuya resistencia depende de la temperatura;
- un conjunto de elementos discretos invariables con la temperatura que comprende:
 - o un resistor RP (1530);
 - o un resistor RS (1520);
 - o un condensador de integración CINT (1540);
- un circuito de lectura y conversión (1300) que mide la resistencia del termistor y convierte dicho valor representativo de la temperatura, en un código digital para su posterior procesado;

tal que el resistor RS (1520) y el termistor RTH (1510), por un lado, y el resistor RP (1530), por otro, forman dos ramas de circuito que se conectan por un extremo a un nudo común y donde los tres terminales resultantes están conectados a otros tantos nudos del circuito de lectura y conversión.

2.- Circuito de lectura y conversión de la temperatura tal y como se encuentra definido en la reivindicación 1, en donde dicho circuito de lectura y conversión está caracterizado por que comprende:

- un generador de tensiones de referencia (1100);
- un generador de fases de reloj (1200);
- un control digital (1400);
- un núcleo de procesado de señal mixta (1300) conectado con:
 - o el generador de tensiones de referencia (1100) que envía al núcleo de procesado de señal mixta (1300) una tensión en modo común "VCM", una tensión de referencia negativa "VREFN" y una tensión de referencia positiva "VREFP";
 - o el generador de fases de reloj (1200), el cual recibe una señal de reloj "CLKTS" y envía al núcleo de procesado de señal mixta (1300) una señal formada por trenes de pulsos de la misma frecuencia que la señal de reloj "CLKTS"

recibida; además, el generador de fases de reloj (1200) está conectado con el control digital (1400) al cual envía una señal de reloj "CLKTSYS" idéntica a la señal de reloj "CLKTS" pero con un retraso de dos unidades de retraso;

- o el control digital (1400) al cual envía una señal lógica "COMP" y del cual recibe una señal "SRTH" y una señal "SRB"; además, el control digital (1400) tiene una entrada RESET, una salida binaria TRDY y una salida NTEMP que representa la temperatura medida de forma digital.

3.- Circuito de lectura y conversión de la temperatura según la reivindicación 2, en donde el generador de tensiones de referencia (1100) está caracterizado por que comprende:

- un generador de tensión (1110) que proporciona un voltaje estable "VBG", insensible con la temperatura y conectado con un raíl de alimentación negativa "VSSA" y un raíl de alimentación positiva "VDDA";
- un divisor resistivo (1120) que a su vez comprende tres resistencias insensibles con la temperatura (1121,1122,1123);
- tres seguidores de tensión (1130,1140,1150) que obtienen la tensión de referencia positiva "VREFP", la tensión en modo común "VCM" y la tensión de referencia negativa "VREFN" a partir de las tensiones en los nudos intermedios de la escalera de resistencias "VTP", "VTM" y "VTN", respectivamente; y una red capacitiva (1160) formada por los condensadores (1161,1162,1163) conectados, respectivamente, entre las salidas de los tres seguidores de tensión (1130, 1140, 1150) y el raíl de alimentación negativa "VSSA".

4.- Circuito de lectura y conversión de la temperatura según la reivindicación 2, en donde núcleo de procesado de señal mixta (1300) está caracterizado por que comprende:

- un amplificador operacional (1370);
- un comparador (1380) conectado a la salida del amplificador operacional (1370);

- un conjunto de dos inversores lógicos (1390) que proporcionan dos señales negativas "SRTHN" y "SRBN" de las señales de control "SRTH" y "SRB", respectivamente;
- un primer conjunto de llaves analógicas (1310, 1320, 1330, 1340);
- un segundo conjunto de llaves analógicas (1350, 1360);

donde la resistencia de cada una de las llaves analógicas es varios órdenes de magnitud inferior a las resistencias del termistor RTH (1510), del resistor RP (1530) y del resistor RS (1520).

5.- Método para medir y digitalizar la resistencia del termistor RTH comprendido en el convertidor temperatura-a-digital de alta precisión con bajo consumo de potencia definido en la reivindicación 1, donde el método comprende las siguientes cuatro etapas que se suceden consecutivamente:

- una primera etapa, denominada de AUTO-CERO 1, en donde se descarga el condensador de integración de forma que la tensión de salida del amplificador operacional toma el valor de modo común, VCM;
- una segunda etapa, denominada de AUTO-CALIBRADO, en donde se cortocircuita el termistor externo y se generan dos rampas a la salida del amplificador operacional, una positiva y otra negativa; la primera rampa tiene una duración fija de N1 ciclos de reloj con frecuencia FTS y se obtiene conectando la rama del resistor RP a una tensión VREFP y la rama del resistor RS a una tensión VREFN; la segunda rampa se genera conectando la rama del resistor RP a un nudo de tierra virtual y la rama del resistor RS a una tensión VREFP y concluye cuando el comparador detecta que la salida del amplificador operacional es inferior a la tensión de modo común; la duración de esta segunda rampa se monitoriza mediante un contador que determina el número de ciclos de reloj, N2AU, contenido en dicho intervalo, una vez concluida la etapa de auto-calibrado, el valor N2AU se guarda en una dirección del registro digital;
- una tercera etapa, denominada de AUTO-CERO 2, en donde se descarga el condensador de integración de forma que la tensión

de salida del amplificador operacional toma el valor de modo común, VCM; y,

- una cuarta etapa, denominada etapa de MEDIDA, en donde se repite la etapa de AUTO-CALIBRADO, sólo que, en este caso, el termistor RTH no está cortocircuitado y la duración de la segunda rampa durante la etapa de medida se monitoriza mediante un contador que determina el número de ciclos de reloj, N2TH, contenido en dicho intervalo; una vez concluida la etapa de medida, el valor N2TH se guarda en otra dirección del registro digital;

tal que la resistencia del termistor RTH es proporcional al término dependiente de la temperatura $NTEMP = (N2AU - N2TH)$ donde dicho término se calcula mediante un sumador binario a partir de los valores almacenados en las dos direcciones del registro digital.

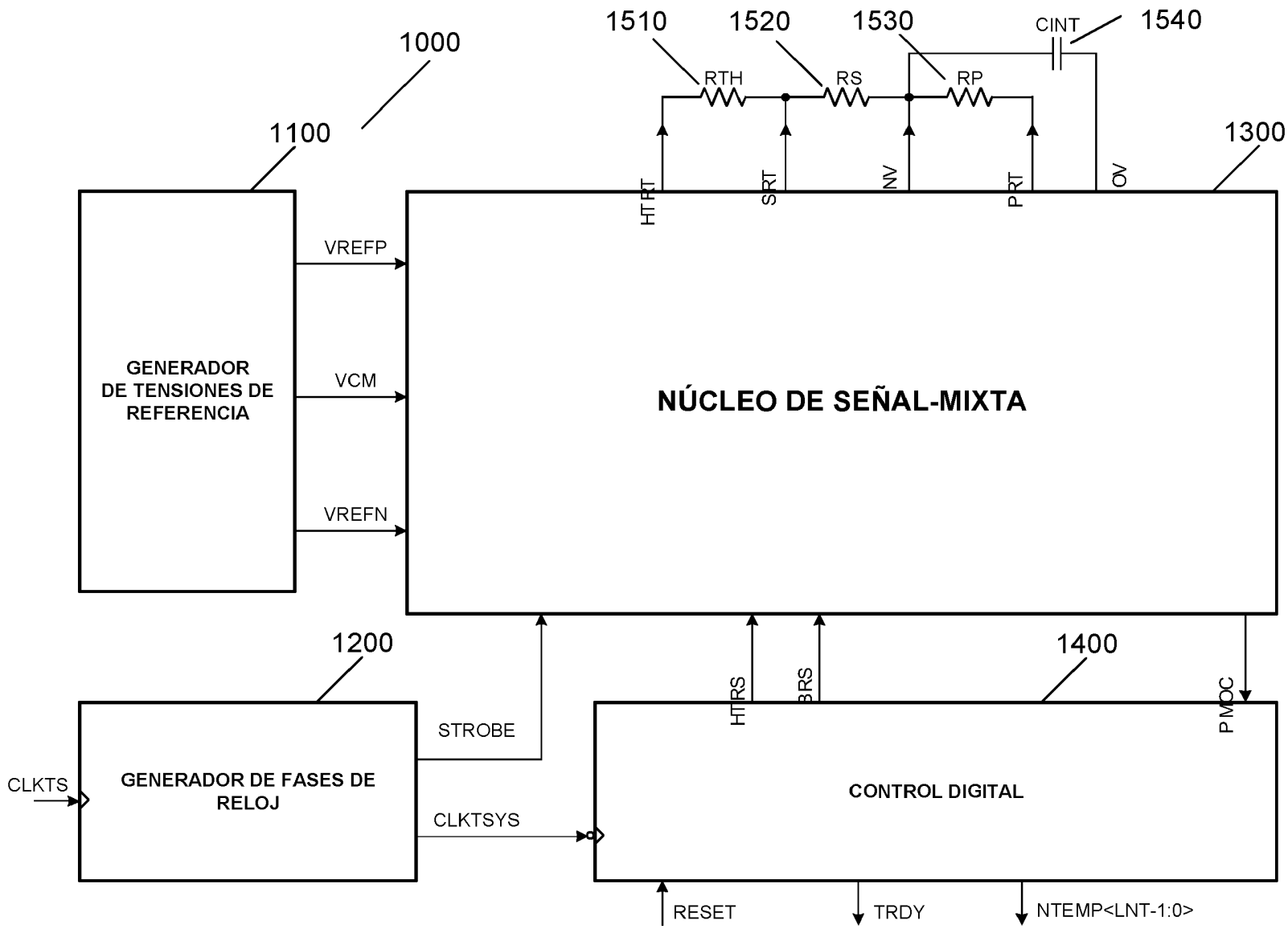


FIG. 1

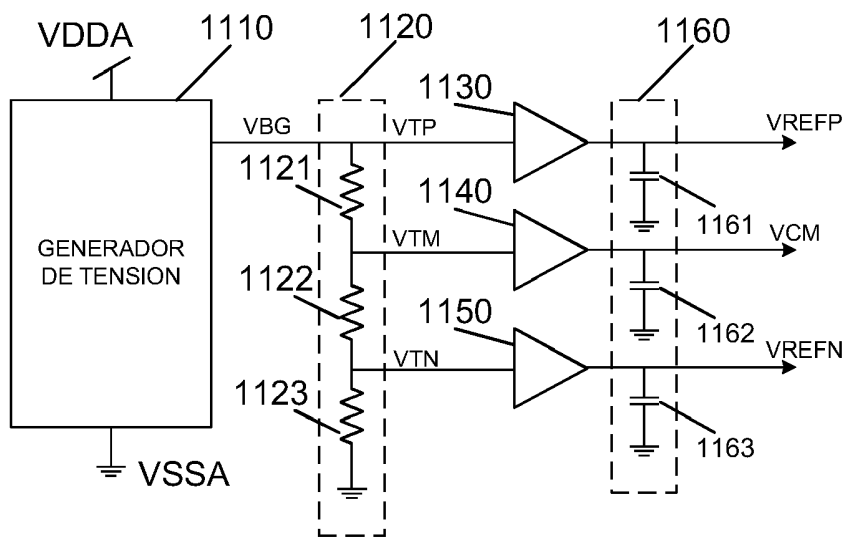


FIG. 2

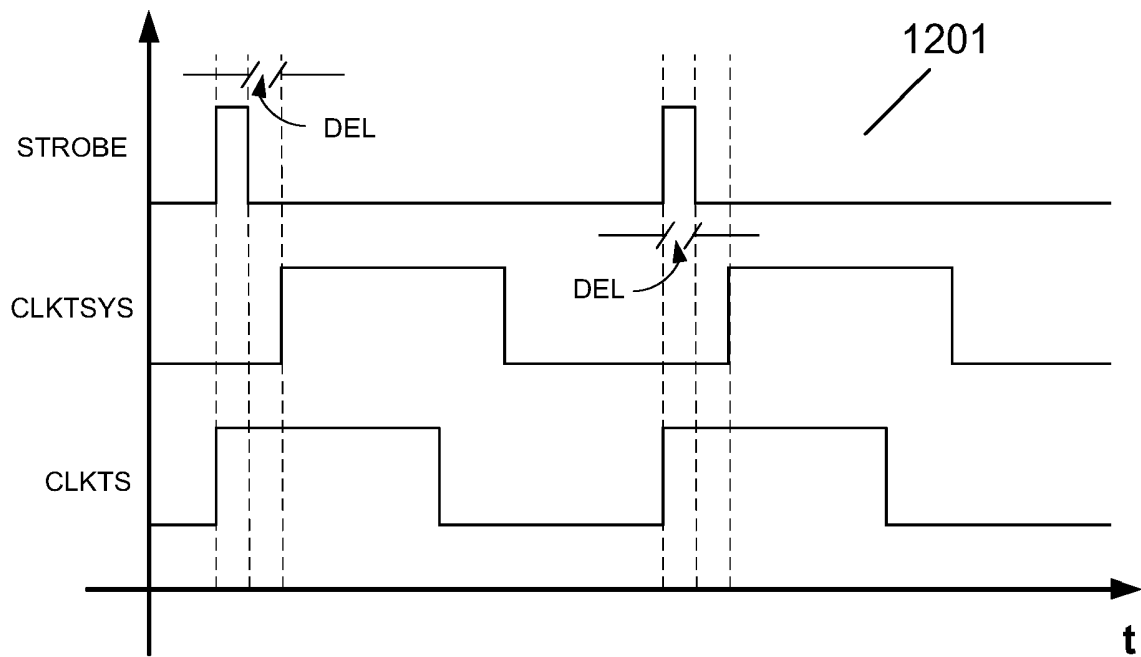


FIG. 3

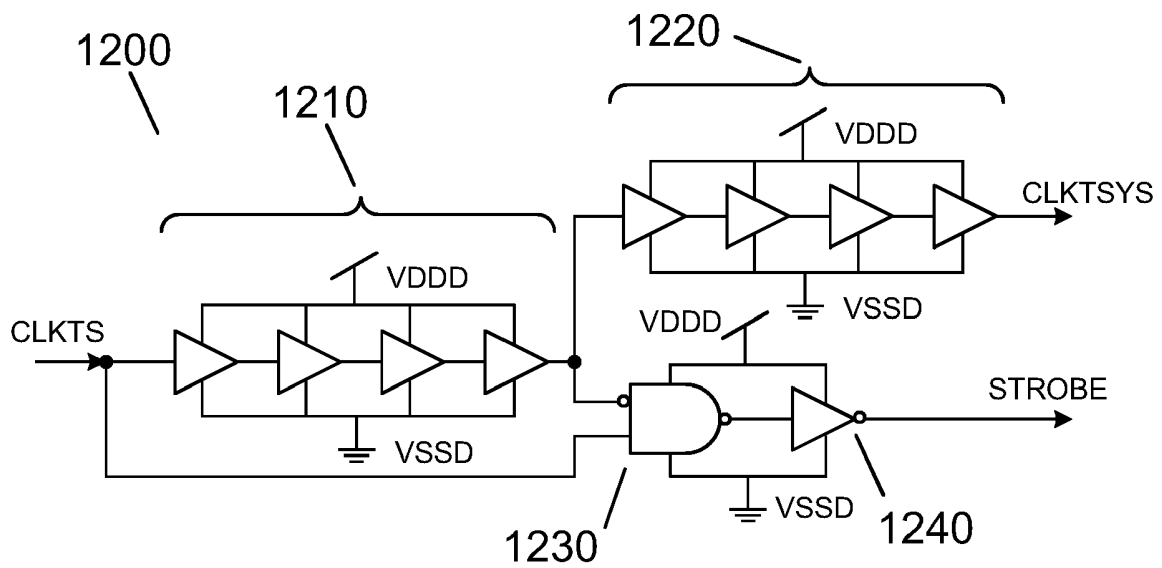


FIG. 4

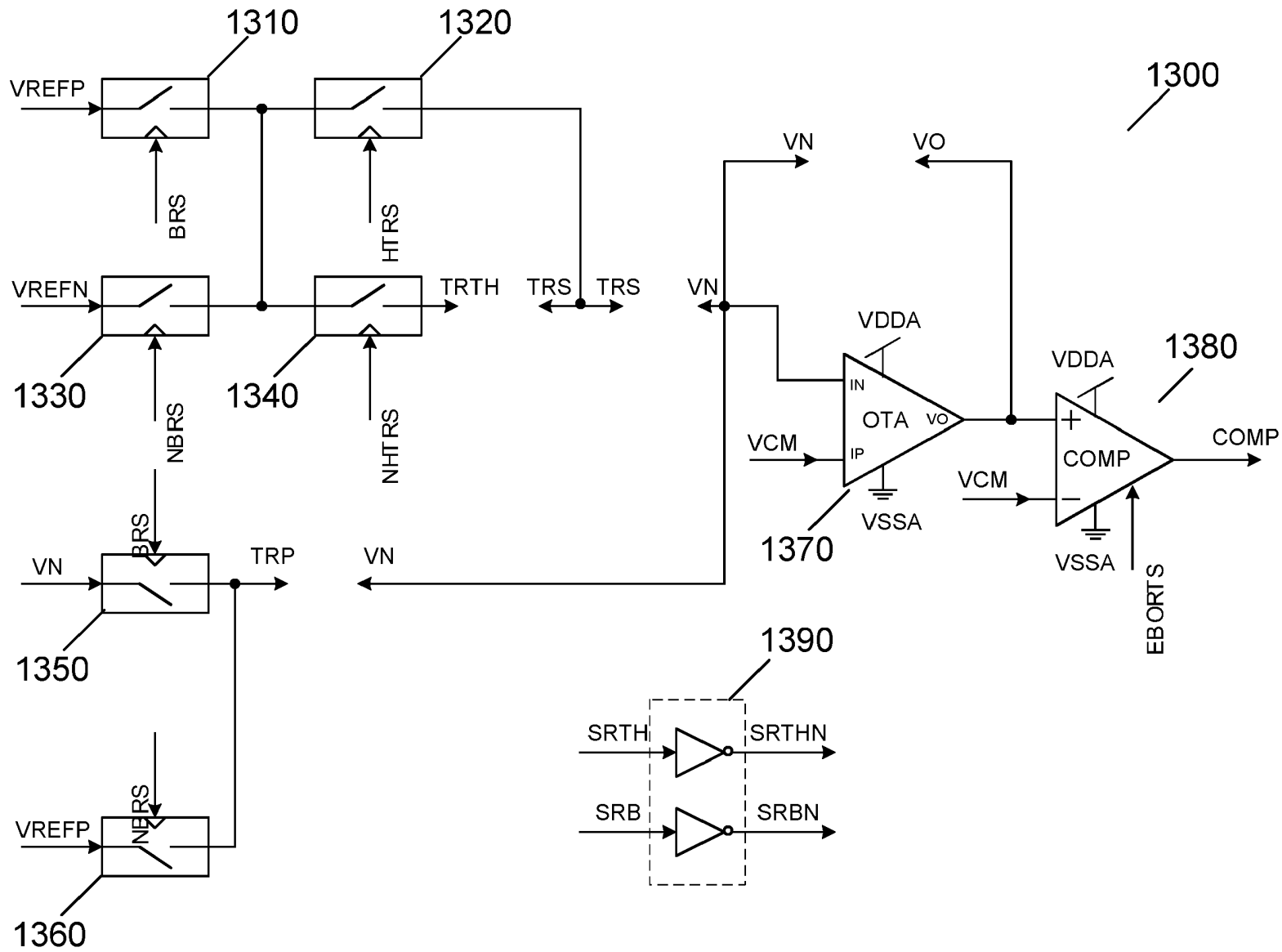


FIG. 5

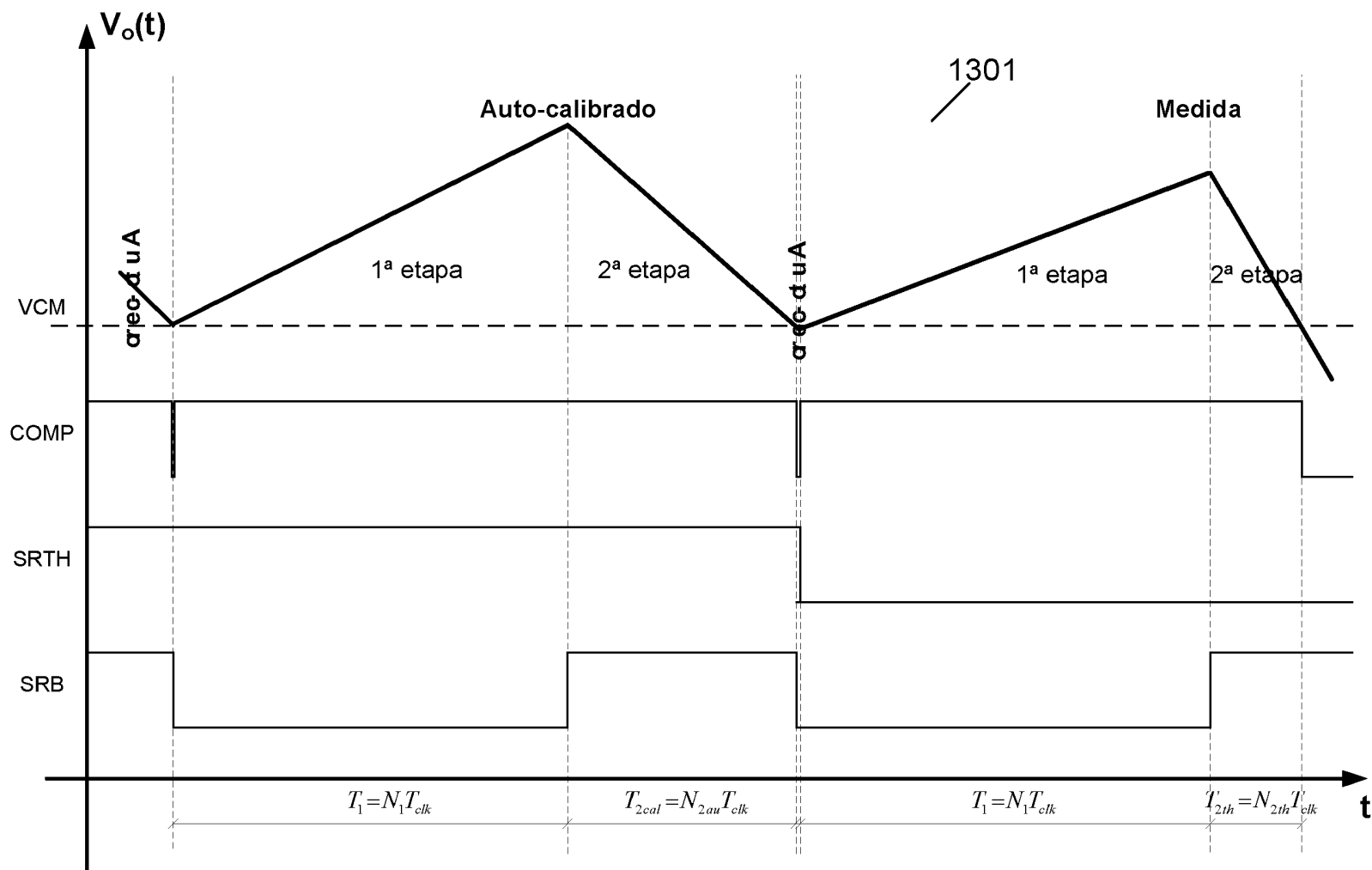


FIG. 6

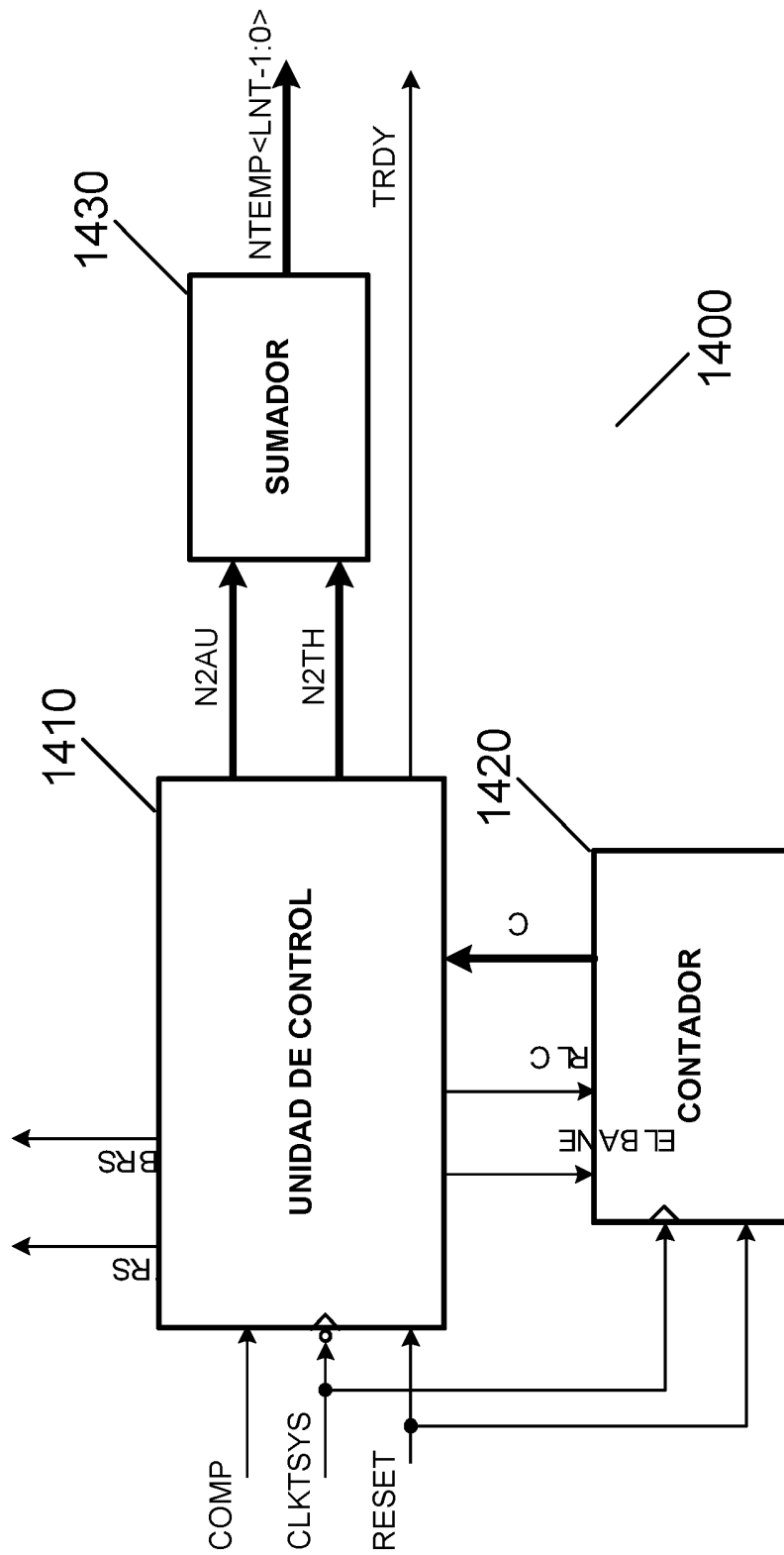


FIG. 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/ES2013/070720

A. CLASSIFICATION OF SUBJECT MATTER

H03M1/60 (2006.01)

G01K7/22 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M, G01K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, WPI, INVENES

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 3906391 A (MURDOCK) 16/09/1975, column 1, line 60 - column 2, line 40; column 3, line 41 - column 4, line 10; figure 1,	1
X	US 3942123 A (GEORGI) 02/03/1976, column 12, line 59 - column 13, line 32; column 14, lines 57 - 66; figure 2	1
A	US 5128676 A (ORDWAY) 07/07/1992, column 2, line 5 - column 5, line 28; figures	1-5
A	US 4568913 A (EVANS) 04/02/1986, column 2, line 59 - column 3, line 19; column 4, line 12 - column 6, line 52; figures 1,2,4,7	1-5
A	WO 2009019632 A1 (NXP BV ET AL.) 12/02/2009, page 7, line 11 - page 11, line 29; figures 3,5	1-5

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance.</p> <p>"E" earlier document but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure use, exhibition, or other means.</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>
--	--

Date of the actual completion of the international search
03/02/2014

Date of mailing of the international search report
(04/02/2014)

Name and mailing address of the ISA/

Authorized officer
F. Olalde Sánchez

OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Facsimile No.: 91 349 53 04

Telephone No. 91 3498469

INTERNATIONAL SEARCH REPORT

International application No.

PCT/ES2013/070720

Information on patent family members

Patent document cited in the search report	Publication date	Patent family member(s)	Publication date
US3906391 A	16.09.1975	JPS5111352 A GB1476842 A CA1031833 A1	29.01.1976 16.06.1977 23.05.1978

US3942123 A	02.03.1976	JPS5719631 A CA1013472 A2 JPS5342430B B1 JPS5347194B B1 JPS49101077 A GB1448833 A GB1448832 A GB1448834 A DE2345349 A1 CA996681 A1 US3877307 A GB1344630 A JPS5147055B B1 DE2055709 A1 CA932553 A1 US3702076 A	01.02.1982 05.07.1977 11.11.1978 19.12.1978 25.09.1974 08.09.1976 08.09.1976 08.09.1976 14.03.1974 07.09.1976 15.04.1975 23.01.1974 13.12.1976 13.01.1972 28.08.1973 07.11.1972

US4568913 A	04.02.1986	US4395701 A	26.07.1983

US5128676 A	07.07.1992	GB2244878 A GB2244878 B DE4113739 A1	11.12.1991 23.02.1994 12.12.1991

WO2009019632 A1	12.02.2009	NONE	-----

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº

PCT/ES2013/070720

A. CLASIFICACIÓN DEL OBJETO DE LA SOLICITUD

H03M1/60 (2006.01)

G01K7/22 (2006.01)

De acuerdo con la Clasificación Internacional de Patentes (CIP) o según la clasificación nacional y CIP.

B. SECTORES COMPRENDIDOS POR LA BÚSQUEDA

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H03M, G01K

Otra documentación consultada, además de la documentación mínima, en la medida en que tales documentos formen parte de los sectores comprendidos por la búsqueda

Bases de datos electrónicas consultadas durante la búsqueda internacional (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

EPODOC, WPI, INVENES

C. DOCUMENTOS CONSIDERADOS RELEVANTES

Categoría*	Documentos citados, con indicación, si procede, de las partes relevantes	Relevante para las reivindicaciones nº
X	US 3906391 A (MURDOCK) 16/09/1975, columna 1, línea 60 - columna 2, línea 40; columna 3, línea 41 - columna 4, línea 10; figura 1,	1
X	US 3942123 A (GEORGI) 02/03/1976, columna 12, línea 59 - columna 13, línea 32; columna 14, líneas 57 - 66; figura 2	1
A	US 5128676 A (ORDWAY) 07/07/1992, columna 2, línea 5 - columna 5, línea 28; figuras	1-5
A	US 4568913 A (EVANS) 04/02/1986, columna 2, línea 59 - columna 3, línea 19; columna 4, línea 12 - columna 6, línea 52; figuras 1,2,4,7	1-5
A	WO 2009019632 A1 (NXP BV ET AL.) 12/02/2009, página 7, línea 11 - página 11, línea 29; figuras 3,5	1-5

En la continuación del recuadro C se relacionan otros documentos Los documentos de familias de patentes se indican en el anexo

<p>* Categorías especiales de documentos citados:</p> <p>"A" documento que define el estado general de la técnica no considerado como particularmente relevante.</p> <p>"E" solicitud de patente o patente anterior pero publicada en la fecha de presentación internacional o en fecha posterior.</p> <p>"L" documento que puede plantear dudas sobre una reivindicación de prioridad o que se cita para determinar la fecha de publicación de otra cita o por una razón especial (como la indicada).</p> <p>"O" documento que se refiere a una divulgación oral, a una utilización, a una exposición o a cualquier otro medio.</p> <p>"P" documento publicado antes de la fecha de presentación internacional pero con posterioridad a la fecha de prioridad reivindicada.</p>	<p>"T" documento ulterior publicado con posterioridad a la fecha de presentación internacional o de prioridad que no pertenece al estado de la técnica pertinente pero que se cita por permitir la comprensión del principio o teoría que constituye la base de la invención.</p> <p>"X" documento particularmente relevante; la invención reivindicada no puede considerarse nueva o que implique una actividad inventiva por referencia al documento aisladamente considerado.</p> <p>"Y" documento particularmente relevante; la invención reivindicada no puede considerarse que implique una actividad inventiva cuando el documento se asocia a otro u otros documentos de la misma naturaleza, cuya combinación resulta evidente para un experto en la materia.</p> <p>"&" documento que forma parte de la misma familia de patentes.</p>
--	--

Fecha en que se ha concluido efectivamente la búsqueda internacional.
03/02/2014

Fecha de expedición del informe de búsqueda internacional.
04 de febrero de 2014 (04/02/2014)

Nombre y dirección postal de la Administración encargada de la búsqueda internacional
OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Nº de fax: 91 349 53 04

Funcionario autorizado
F. Olalde Sánchez

Nº de teléfono 91 3498469

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº

Informaciones relativas a los miembros de familias de patentes

PCT/ES2013/070720

Documento de patente citado en el informe de búsqueda	Fecha de Publicación	Miembro(s) de la familia de patentes	Fecha de Publicación
US3906391 A	16.09.1975	JPS5111352 A GB1476842 A CA1031833 A1	29.01.1976 16.06.1977 23.05.1978
-----	-----	-----	-----
US3942123 A	02.03.1976	JPS5719631 A CA1013472 A2 JPS5342430B B1 JPS5347194B B1 JPS49101077 A GB1448833 A GB1448832 A GB1448834 A DE2345349 A1 CA996681 A1 US3877307 A GB1344630 A JPS5147055B B1 DE2055709 A1 CA932553 A1 US3702076 A	01.02.1982 05.07.1977 11.11.1978 19.12.1978 25.09.1974 08.09.1976 08.09.1976 08.09.1976 14.03.1974 07.09.1976 15.04.1975 23.01.1974 13.12.1976 13.01.1972 28.08.1973 07.11.1972
-----	-----	-----	-----
US4568913 A	04.02.1986	US4395701 A	26.07.1983
-----	-----	-----	-----
US5128676 A	07.07.1992	GB2244878 A GB2244878 B DE4113739 A1	11.12.1991 23.02.1994 12.12.1991
-----	-----	-----	-----
WO2009019632 A1	12.02.2009	NINGUNO	
-----	-----	-----	-----