

## Procesador de imágenes 3D para extracción de características

El CSIC, junto a las Universidades de Santiago de Compostela y Sevilla, ha desarrollado un hardware que permite integrar en un único chip todos los elementos de un sistema de visión artificial. La posterior implementación del chip en una arquitectura de procesamiento de integración vertical, también conocida como CMOS 3D, permite la obtención de resultados en tiempo real como alternativa al elevado coste computacional que requieren las técnicas de procesado de imágenes conocidas. La integración de este chip en sistemas autónomos resulta de gran utilidad en aplicaciones robóticas, militares y médicas así como en aeronáutica.

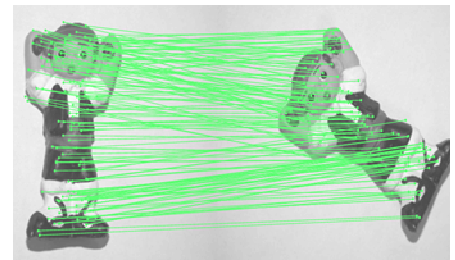
**Se buscan socios industriales para la licencia de la patente**

### Resumen de la tecnología

El procesamiento de imágenes tiene como objetivo mejorar la calidad y facilitar la búsqueda de información relevante bien sea por parte de un usuario o de un sistema de visión artificial. Es por ello necesario extraer, de la forma más eficaz posible, las características de la imagen que proporcionan la máxima información posible.

Con el fin de implementar la visión artificial de manera más eficiente, habría que evitar el esfuerzo que significa digitalizar toda la imagen antes de realizar ningún procesamiento. Dado el nivel de redundancia existente en la información contenida en los píxeles podemos acercar el procesamiento a los sensores con el fin de realizar un pre-procesado de la imagen capturada que permita reducir el número de datos a manejar sin perder información relevante. Para ello el CSIC, junto a las Universidades de Santiago de Compostela y Sevilla, ha desarrollado un hardware que permite la integración de un esquema jerárquico de procesamiento para la implementación de la visión en un único chip.

El chip presentado, realizado en una tecnología de integración vertical (CMOS-3D), consiste en el apilamiento de varios circuitos integrados, densamente interconectados mediante vías que atraviesan los diferentes substratos de silicio. En las distintas capas del chip están incorporados los elementos necesarios para la captura de las imágenes, el pre-procesamiento en paralelo y la extracción de las características de las mismas. De este modo, se pueden realizar tareas de detección y clasificación de objetos, análisis y registro de imágenes, sin necesidad de tener que recurrir a sistemas adicionales.



El chip es capaz de operar en tiempo real en diferentes campos de aplicación como la robótica, aeronáutica y aplicaciones militares y médicas.

### Principales aplicaciones y ventajas

- Las características diferenciales del producto presentado, originadas en su nivel de integración, son: alta velocidad de operación, eficiencia energética y tamaño reducido; todo esto sin sacrificar la resolución de la imagen.
- La utilización de tecnología CMOS como partida para la fabricación del chip permite aprovechar las ventajas de este tipo de sensores como son: bajo consumo eléctrico, bajo coste de fabricación, lectura simultánea de mayor número de píxeles y blooming limitado.
- El chip implementa varios detectores de características con diferentes prestaciones en cuanto a precisión y velocidad. El funcionamiento en paralelo de los mismos permite la selección del más apropiado adaptándose a las necesidades.
- El chip incluye varios circuitos a nivel de pixel que pueden ser compartidos y reutilizados para diferentes funcionalidades, lo cual permite la implementación de diferentes algoritmos de procesamiento en paralelo.

### Estado de la patente

Solicitud de patente española con posibilidad de extensión internacional

### Para más información

Dr. José Ramón Domínguez Solís,  
Vicepresidencia Adjunta de  
Transferencia de Conocimiento  
Consejo Superior de  
Investigaciones Científicas (CSIC)  
Tel.: + 34 – 95 423 23 49

E-mail: [jrdominguez@orgc.csic.es](mailto:jrdominguez@orgc.csic.es)